

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-092432

(43)Date of publication of application : 06.04.2001

(51)Int.Cl.

G09G 5/00
G09G 3/20
G09G 3/28
H04N 5/45
H04N 5/66

(21)Application number : 11-264486

(71)Applicant : SANYO ELECTRIC CO LTD

(22)Date of filing : 17.09.1999

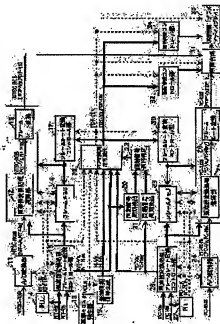
(72)Inventor : MATSUSHITA KATSUHIKO

(54) DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a multiscreen display device with which a plurality of kinds of video signals, in which at least one of the period of a synchronizing signal, the resolution and the signal configuration is different, are combined and multiscreen display is conducted.

SOLUTION: The device is provided with a means which conducts a pixel number converting process for each of video data having different periods of synchronizing signals, resolution and signal configurations, a means which writes the video data after the pixel number converting process into frame memories corresponding to the video data based on the synchronizing signals of each video data and the write-in addresses generated in accordance with the display positions of the video data, and a read-out means which reads respective video data from corresponding frame memories by the generated read-out addresses based on the clock and the synchronizing signals that are made suitable for a display device.



LEGAL STATUS

[Date of request for examination] 20.03.2002

[Date of sending the examiner's decision of rejection] 25.05.2005

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-92432

(P2001-92432A)

(43) 公開日 平成13年4月6日(2001.4.6)

(51) Int.Cl. ⁷	識別記号	F I	テラコード ⁷ (参考)	
G 0 9 G 5/00	5 1 0	G 0 9 G 5/00	5 1 0 X	5 C 0 2 5
	5 3 0		5 3 0 M	5 C 0 5 8
	6 1 2		6 1 2 L	5 C 0 8 0
3/20		H 0 4 N 3/20		5 C 0 8 2
3/28				
H 0 4 N 5/45		5/66		D

審査請求 未請求 請求項の数 5 O L (全 11 頁) 最終頁に続く

(21) 出願番号 特願平11-264486

(22) 出願日 平成11年9月17日(1999.9.17)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 松下 克彦

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 10006391

弁理士 香山 秀幸

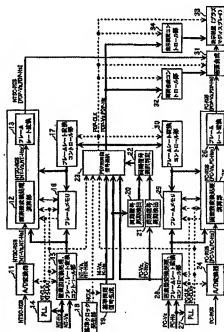
最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【課題】 この発明は、同期信号の周期、解像度および信号形態のうち少なくとも1つが異なる複数種類の映像信号を合成して、表示装置にマルチ画面表示を行うことができるマルチ画面表示装置を提供することを目的とする。

【解決手段】 同期信号の周期、解像度および信号形態が異なる各映像データに対して画素数変換処理を行うための手段、画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、表示装置に達したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段を備えている。



【特許請求の範囲】

【請求項1】 複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、同期信号の周期、解像度および信号形態が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってディジタルの映像データに変換する手段、

各映像データに対して画素数変換処理を行うための手段、

画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、

表示装置に適したクロックおよび同期信号を発生させる手段、

表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段、

を備えていることを特徴とするマルチ画面表示装置。

【請求項2】 複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、同期信号の周期および信号形態が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってディジタルの映像データに変換する手段、

各映像データに対して画素数変換処理を行うための手段、

画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、

表示装置に適したクロックおよび同期信号を発生させる手段、

表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段、

を備えていることを特徴とするマルチ画面表示装置。

【請求項3】 複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、同期信号の周期が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってディジタルの映像データに変換する手段、

各映像データに対して画素数変換処理を行うための手段、

画素数変換処理後の各映像データを、各映像データの同

期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、

表示装置に適したクロックおよび同期信号を発生させる手段、

表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段、

を備えていることを特徴とするマルチ画面表示装置。

【請求項4】 複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、信号形態が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってディジタルの映像データに変換する手段、

各映像データに対して画素数変換処理を行うための手段、

画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、

表示装置に適したクロックおよび同期信号を発生させる手段、

表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段、

を備えていることを特徴とするマルチ画面表示装置。

【請求項5】 表示装置に適したクロックおよび同期信号を発生させる手段は、

表示装置に適したクロックおよび同期信号を発生する表示装置用クロックおよび同期信号発生装置、ならびに各映像信号のクロックおよび同期信号のうち、表示装置に適合するものがある場合には、そのクロックおよび同期信号を表示装置に適したクロックおよび同期信号として選択し、各映像信号のクロックおよび同期信号のうち、

表示装置に適合するものがない場合には、表示装置用クロックおよび同期信号発生装置によって発生する表示装置用クロックおよび同期信号を表示装置に適したクロックおよび同期信号として選択する選択手段、

を備えていることを特徴とする請求項1、2、3および4のいずれかに記載のマルチ画面表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置に関する。

【0002】

【従来の技術】従来から、複数分割表示、ピクチャーインピクチャー表示等のマルチ画面表示を行うマルチ画面表示装置が知られている。このような装置に入力される複数の入力信号の仕様、すなわち、同期信号（垂直同期信号、水平同期信号）の周期、解像度および信号形態（インターレース/ノンインターレース）は、全て同じである。

【0003】図5は、従来のマルチ画面表示装置の構成を示している。

【0004】マルチ画面を表示するためには、それぞれの入力信号に対する表示サイズの変更と、それぞれの入力映像信号の同期信号の位相合わせを行うことが必要となる。

【0005】第1の入力映像信号（NTSC1信号）は、AD変換器60によって、デジタル映像データに変換される。AD変換のためのクロックNT1-CLKは、PLL回路63で作成され、NTSC1信号の水平同期信号NT1-Hsと同期している。

【0006】また、第2の入力映像信号（NTSC2信号）は、AD変換器66によって、デジタル映像データに変換される。AD変換のためのクロックNT2-CLKは、PLL回路70で作成され、NTSC2信号の水平同期信号NT2-Hsと同期している。

【0007】マルチ画面を行うN種類の信号のうちの任意の1つの信号の同期信号（垂直及び水平）を基準信号として、他の信号の同期信号（垂直及び水平）の位相が合わせられる。ここでは、NTSC1信号を基準信号とすると、遅延回路67によってNTSC2信号が遅延せしめられることにより、NTSC2信号の同期信号NT2-Vs、NT2-Hsの位相が、NTSC1信号の同期信号NT1-Vs、NT1-Hsの位相に合わせられる。遅延回路67の遅延量は、遅延、縮小処理コントロール部71によって制御される。

【0008】NTSC1信号の表示サイズを変更する必要がある場合には、縮小処理コントロール部64に制御される縮小拡大処理部（縮小拡大処理演算部61とフレームメモリ65）によって拡大縮小処理が行われ、NTSC2信号の表示サイズを変更する必要がある場合には、遅延、縮小処理コントロール部71に制御される縮小拡大処理部（縮小拡大処理演算部68とフレームメモリ72）によって拡大縮小処理が行われる。

【0009】例えば、図6のようなピクチャーインピクチャー表示を行う場合には、NTSC1信号は縮小せず、NTSC2信号を縮小拡大処理部（縮小拡大演算部68とフレームメモリ72）により、垂直方向に0.5倍、水平方向に0.5倍に縮小する。そして、得られたデジタル映像データを図7に示すように配置する。

【0010】ここで、NTSC2信号の1フレームの画素数を640×480とすると、縮小されたデジタル

映像データの画素数は320×240となる。縮小拡大処理部（縮小拡大演算部68とフレームメモリ72）によって得られたデジタル映像データは、フレームメモリ72に次のようにして書き込まれる。

【0011】図4は、表示される画面位置とフレームメモリに書き込むためのアドレスの元になる垂直カウンタ及び水平カウンタの関係を示している。

【0012】垂直カウンタはカウンタリセットされた値（カウンタ値0）で最上部のラインに対応し、インクリメントされるごとに下のラインに移動し、カウンタ値が479で最下部のラインに対応する。同様に、水平カウンタはカウンタリセットされた値（カウンタ値0）で左端の画素に対応し、インクリメントされるごとに右の画素に移動し、カウンタ値が639で右端の画素に対応する。

【0013】したがって、縮小された画素数320×240のデジタル映像データを右下隅に表示させる場合には、垂直同期信号NT-Vsで垂直カウンタを240にセットし、水平同期信号NT-Hsで水平カウンタを320にセットし、これらのカウンタより生成されるアドレスによって、デジタル映像データをフレームメモリ72に書き込めばよい。

【0014】フレームメモリ65からNTSC1信号に対応するデジタル映像データが読み出されるとともに、フレームメモリ72からNTSC2信号に対応するデジタル映像データが読み出される。読み出された映像データは、それぞれマトリクス回路62、69によってRGB信号に変換された後、画面合成部73に送られる。

【0015】画面合成部73は、合成画面コントロール部74からの切換信号に基づいて、NTSC1信号に対応する映像データおよびNTSC2信号に対応する映像データを画素単位で選択することにより、希望する合成画面データを出力する。合成画面データはDA変換器75によってアナログデータに変換された後、表示装置76に送られる。

【0016】

【発明が解決しようとする課題】上記従来装置では、マルチ画面表示を行う複数種類の映像信号の同期信号の周期、解像度および信号形態（インターレース/ノンインターレース）が同一である場合には、それぞれの同期信号の位相を合わせることによって、複数種類の映像信号を合成することができる。しかしながら、PC映像信号とNTSC映像信号というように、同期信号が異なり、さらにPC映像信号がプログレッシブ信号に対してNTSC映像信号はインターレース信号であるような信号をマルチ画面表示することはできない。

【0017】この発明は、同期信号の周期、解像度および信号形態のうち少なくとも1つが異なる複数種類の映像信号を合成して、表示装置にマルチ画面表示を行うこ

とができるマルチ画面表示装置を提供することを目的とする。

【0018】

【課題を解決するための手段】この発明による第1のマルチ画面表示装置は、複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、同期信号の周期、解像度および信号形態が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってデジタルの映像データに変換する手段、各映像データに対して画素数変換処理を行うための手段、画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、表示装置に適したクロックおよび同期信号を発生させる手段、表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段を備えていることを特徴とする。

【0019】この発明による第2のマルチ画面表示装置は、複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、同期信号の周期および信号形態が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってデジタルの映像データに変換する手段、各映像データに対して画素数変換処理を行うための手段、画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、表示装置に適したクロックおよび同期信号を発生させる手段、表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段を備えていることを特徴とする。

【0020】この発明による第3のマルチ画面表示装置は、複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、同期信号の周期が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってデジタルの映像データに変換する手段、各映像データに対して画素数変換処理を行うための手段、画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、表示装置に適したクロックおよび同期信号を発生させる手段、

表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段を備えていることを特徴とする。

【0021】この発明による第4のマルチ画面表示装置は、複数の映像信号を合成して、表示装置にマルチ画面表示を行うマルチ画面表示装置において、信号形態が異なる複数種類の映像信号を、各映像信号それぞれの水平同期信号に同期したクロック周波数でA/D変換することによってデジタルの映像データに変換する手段、各映像データに対して画素数変換処理を行うための手段、画素数変換処理後の各映像データを、各映像データの同期信号に基づいてかつ各映像データの表示位置に応じて生成された書き込みアドレスに基づいて、各映像データに対応するフレームメモリに書き込む手段、表示装置に適したクロックおよび同期信号を発生させる手段、表示装置に適したクロックおよび同期信号に基づいて生成された読み出しアドレスによって、各映像データに対応するフレームメモリから読出す手段、および各フレームメモリから読み出された各映像データを合成する手段を備えていることを特徴とする。

【0022】表示装置に適したクロックおよび同期信号を発生させる手段としては、表示装置に適したクロックおよび同期信号を発生する表示装置用クロックおよび同期信号発生装置、ならびに各映像信号のクロックおよび同期信号のうち、表示装置に適合するものがある場合には、そのクロックおよび同期信号を表示装置に適したクロックおよび同期信号として選択し、各映像信号のクロックおよび同期信号のうち、表示装置に適合するものがない場合には、表示装置用クロックおよび同期信号発生装置によって発生する表示装置用クロックおよび同期信号を表示装置に適したクロックおよび同期信号として選択する選択手段を備えているものが用いられる。

【0023】

【発明の実施の形態】以下、図1～図4を参照して、この発明の実施の形態について説明する。

【0024】パソコンからの映像信号（P映像信号；PC-RGB）と、RGB変換されたNTSC映像信号（NTSC-RGB）とを入力とし、図2に示すように、プラズマディスプレイに、P映像の中にNTSC映像をピクチャインピクチャする場合について説明する。NTSC映像は、全面画の1/4（水平方向1/2、垂直方向1/2）の大きさで、画面の右下に表示されるものとする。

【0025】図1は、マルチ画面表示装置の構成を示している。表示装置33としては、画素数が水平852画素、垂直480画素であり、ノンインターレース表示のプラズマディスプレイが用いられている。マルチ画面表示される2種類の入力信号の仕様を表1に示す。ここで、

PC映像信号の解像度は、SVGA (画素数800×600) とする。 * 【0026】 * 【表1】

	NTSC	パソコン
水平周波数	15.73425kHz	46.875kHz
垂直周波数	59.94Hz	75Hz
サンプリングクロック周波数	14.3MHz	49.5MHz
Interface/Non-Interface	Interface	Non-Interface

【0027】プラズマディスプレイのフレームレートは一般的には60Hzや50Hzで全てのフレームレートには対応できていない。これはブラウン管などの表示装置が電子ビームの強弱によって輝度を変化させているのに対して、プラズマディスプレイでは、発光強度を常に一定にしておき発光時間を変化させて輝度に変化をつけているからである。1フレーム期間Tfはアドレス期間Taと発光期間Tbに分けられ、最大輝度値は次の数式1のように表される。

【0028】

【数1】

$$\begin{aligned} \text{最大輝度} &= K \times T_b / T_f \\ &= K \times (T_f - T_a) / T_f \\ &= K \times (1 - T_a / T_f) \end{aligned}$$

【0029】数式1において、Kは比例定数である。数式1からわかるように最大輝度は1フレーム期間Tfに依存する。1フレーム期間Tfが長いほどすなわちフレームレートが低いほど最大輝度は高くなる。プラズマディスプレイの場合、この最大輝度がブラウン管に比べ低い状態にあり、少しでも最大輝度を高くする必要があり、フレームレートを高くすることができず、NTSC信号やハイビジョン信号のフレームレートを考慮して約60Hzで動作させるのが一般的である。

【0030】まず、NTSC映像信号に対する信号処理について説明する。RGB変換されたNTSC映像信号(NTSC-C-RGB)は、AD変換器11でデジタル映像データに変換される。AD変換するためのクロックNT-CLKは、PLL回路14で生成される。表示装置(プラズマディスプレイ)33の水平画素数が852であるため、クロックNT-CLKとしては、1水平同期信号期間の有効データが852になるような周波数のクロックが用いられる。

【0031】AD変換器11によって得られたデジタル映像データは、画素数変換処理演算部12とフレームメモリ16とから構成される画素数変換処理部に送られ、画素数変換処理が行われる。画素数変換処理部は、画素数変換処理、フレームレート変換コントロール部15によって制御される。画素数変換処理には、解像度変換処理、倍速変換処理および拡大縮小処理の3種類があり、全て同じ処理方法となるため同時に処理される。

【0032】入力信号の画素数およびマルチ画面表示時の画面サイズにより、画素数変換処理部で実行される処理が異なってくる。この実施の形態では、NTSC映像信号に対して、倍速変換処理と縮小処理を行う必要がある。つまり、表示装置33がプラズマディスプレイであり、プラズマディスプレイはノンインタレース表示であるため、インタレース信号であるNTSC信号を倍速変換する必要がある。また、NTSC映像は縮小表示されるので、縮小処理を行う必要がある。

【0033】倍速変換処理は、垂直方向に2倍、水平方向に1倍拡大することであり、拡大縮小を垂直方向にV倍、水平方向にH倍する必要があるときには、一挙に垂直方向を2×V倍、水平方向を1×H倍すればよい。画素数変換処理部は、データの間に処理、補間処理等を行うことにより、入力映像データのサイズを希望のデータサイズに変換する。

【0034】この例では、拡大縮小処理は、垂直、水平とも0.5倍に縮小を行う処理であり、倍速変換と合わせて垂直方向に1倍(処理の必要なし)、水平方向に0.5倍の縮小をする。これにより、デジタル映像データは、画素数が426×240(全画面の1/4)の信号に変換される。

【0035】また、縮小されたNTSC映像を右下に表示するためには、縮小後のデジタル映像データを、図3に示すように配置しなければならない。そこで、縮小された画素数426×240のデジタル映像データは、次のようにしてフレームメモリ16に書込まれる。

【0036】図4は、表示される画面位置とフレームメモリに書込むためのアドレスの元になる垂直カウンタ及び水平カウンタの関係を示している。

【0037】垂直カウンタはカウンタリセットされた値(カウント値0)で最上部のラインに対応し、インクリメントされるごとに下のラインに移動し、カウンタ値が479で最下部のラインに対応する。同様に、水平カウンタはカウンタリセットされた値(カウント値0)で左端の画素に対応し、インクリメントされるごとに右の画素に移動し、カウンタ値が851で右端の画素に対応する。

【0038】したがって、縮小された画素数426×240のデジタル映像データを画面の右下部分に表示させる場合には、NTSC映像信号の垂直同期信号NT-

Vsで垂直カウンタを240にセットし、所定の水平同期信号NT-Hsxで水平カウンタを426にセットし、これらのカウンタより生成されるアドレスによって、デジタル映像データをフレームメモリへの書込みばよい。

【0039】なお、画素数変換およびフレームメモリ16への書き込みで使用されるクロックNT-CLKxの周波数は、NT-CLK周波数の2倍である。クロックNT-CLKxの周波数は、倍速変換及び解像度変換の倍速に依存し、倍速変換により画素数を2倍にさせるため、NT-CLKの周波数の2倍となる。また、画素数変換およびフレームメモリ16への書き込みを使用される水平同期信号NT-Hsxの周波数は、NTSC映像信号を倍速変換させるため、NTSC映像信号の水平同期信号NT-Hsの周波数の2倍となる。

【0040】画素数変換後のデジタル映像データは、フレームレート変換部13とフレームメモリ16とから構成されるフレームレート変換処理部に送られる。フレームレート変換処理部は、フレームメモリ16への映像データの書込みに用いられる同期信号とは異なる同期信号によって、フレームメモリ16から映像データを読み出すことによって、フレームレート変換を行う。なお、フレームレート変換処理部は、画素数変換処理、フレームレート変換コントロール部15とフレームレート変換コ

垂直同期信号	60Hz付近
水平ライン数	480～525ライン

【0044】このように、入力信号に対する同期信号がプラズマディスプレイに対応可能である場合に、PDP用同期信号として入力信号に対する同期信号及びクロックを用いているのは、入力信号の同期信号及びクロックを用いた場合には、その同期信号に対応する信号の表示画像是フレーム抜けが生じないが、基準同期信号M-Vs、M-Hs及び基準クロックMCLKを用いるとフレーム抜けが生じるためである。

【0045】通常、倍速変換したNTSC信号やハイビジョン信号に対する同期信号はプラズマディスプレイに対応可能であるが、パソコン信号に対する同期信号はプラズマディスプレイに対応不可能な場合が多い。この実施の形態では、倍速変換後のNTSC信号に対する同期信号はプラズマディスプレイに対応可能であるため、PDP用同期信号選択部23は、倍速変換後のNTSC信号に対する同期信号(NT-Vs、NT-Hsx)を選択する。

【0046】PDP用同期信号選択部23によって選択された同期信号(PDP-Vs、PDP-Hs)を用いて、垂直同期信号PDP-Vsでカウンタにセットされる垂直カウンタと水平同期信号PDP-Hsでカウンタにセットされる水平カウンタから作成されるアドレスに

*コントロール部17とによって制御される。

【0041】フレームメモリ16から映像データを読み出すためのアドレスの基準となる同期信号(以下、PDP用同期信号という)は、次のようにして選択される。同期信号周波数検出器20は、NTSC映像信号(一方の入力信号)の垂直同期信号と水平同期信号の周波数を検出する。また、同期信号周波数検出器21は、PC映像信号(他方の入力信号)の垂直同期信号と水平同期信号の周波数を検出する。同期信号選択判定部22は、各入力信号に対する同期信号が表示装置33であるプラズマディスプレイが対応可能であるかどうかを判定して、判定結果をPDP用同期信号選択部23に送る。

【0042】PDP用同期信号選択部23は、入力信号の同期信号の中に、プラズマディスプレイが対応可能な同期信号が存在する場合には、対応可能な同期信号(複数ある場合には任意の1つを選択)とそれに対応したクロックを選択する。全ての同期信号が対応できない場合には、PDP用同期信号選択部23は、基準クロック発生器18で作成したクロックMCLKと基準同期信号作成部19で作成した同期信号M-Vs、M-Hsを選択する。プラズマディスプレイが対応可能な同期信号の条件例を表2に示す。

【0043】

【表2】

より、フレームメモリからの読出しを行うことにより、フレームレート変換が行われる。ただし、この例では、NTSC信号の同期信号を基準としたアドレスでフレームメモリ16から映像データの読み出しを行っているため、実際には、フレームレート変換は行われていない。

【0047】次に、パソコン映像信号に対する信号処理について説明する。パソコン映像信号(PC-RGB)は、AD変換器24でデジタル映像データに変換される。AD変換するためのクロックPC-CLKは、PLL回路27で生成される。パソコン映像信号の有効水平画素数は800であるため、クロックPC-CLKとしては、1水平同期信号期間の有効データが800になるような周波数のクロックが用いられる。

【0048】AD変換器24によって得られたデジタル映像データは、画素数変換処理演算部25とフレームメモリ29とから構成される画素数変換処理部に送られ、画素数変換処理が行われる。画素数変換処理部は、画素数変換処理、フレームレート変換コントロール部28によって制御される。

【0049】画素数変換処理には、解像度変換処理、倍速変換処理および拡大縮小処理の3種類があり、全て同じ処理方法となるため同時に処理される。この例でのバ

ソコン映像信号の場合には、画素数が800×600であり、プラスマディスプレイの画素数が852×480であるため、ここでは解像度変換処理のみが行われる。

【0050】具体的には、画素数変換処理部は、データの引き処理や補間処理を行うことにより、入力映像データのサイズを、希望のデータサイズに変換する。ここでは、垂直方向に対して0.8倍の縮小が、水平方向に対して1.07倍の拡大が行われる。これにより画素数は852×480の信号となる。

【0051】画素数変換処理後の信号は、パソコン映像信号の垂直同期信号PC-Vsでカウトリセットされる垂直カウンタと所定の水平同期信号PC-Hsyでカウトリセットされる水平カウンタとから作成されるアドレスと、所定のクロックPC-CLKyとにより、フレームメモリ29に書き込まれる。

【0052】画素数変換時及びフレームメモリ29への書込みに使用されるクロックPC-CLKyの周波数は、PC-CLKの0.86倍(0.8×1.07倍)の周波数である。PC-CLKyの周波数は、倍速変換及び解像度変換の倍率に依存し、解像度変換により画素数を0.86倍に縮小させるため、PC-CLKの0.86倍になる。また、画素数変換時及びフレームメモリ29への書込みに使用される水平同期信号PC-Hsyの周波数は、パソコン映像信号を垂直方向に解像度変換させるため、パソコン映像信号の水平同期信号PC-Hsの0.8倍の周波数となる。

【0053】画素数変換後のデジタル映像データは、フレームレート変換部26とフレームメモリ29とから構成されるフレームレート変換処理部に送られる。フレームレート変換処理部は、フレームメモリ29への映像データの書込みに用いられる同期信号とは異なる同期信号によって、フレームメモリ29から映像データを読み出すことによって、フレームレート変換を行う。なお、フレームレート変換処理部は、画素数変換処理、フレームレート変換コントロール部28とフレームレート変換コントロール部30とによって制御される。

【0054】フレームメモリ29からの読み出しを行うクロックとアドレスとの基準となる同期信号は、NTSC映像信号の信号処理において説明したように、PDP用同期信号選択部23で選択されたクロックPDP-CLKと同期信号PDP-Vs、PDP-Hsが用いられる。すなわち、垂直同期信号PDP-Vsでカウトリセットされる垂直カウンタと水平同期信号PDP-Hsでカウトリセットされる水平カウンタとから作成されるアドレスとクロックPDP-CLKにより、フレームメモリ29からの読み出しを行うことにより、フレームレート変換が行われる。

【0055】このようにして信号処理が行われたNTSC映像信号とパソコン映像信号とは、信号の仕様(同期信号の周期、解像度、信号形態)は一致しており、両

者を合成することが可能となる。つまり、信号処理されたNTSC映像信号とパソコン映像信号とは、画面合成部31に送られる。画面合成部31は、画面合成コントロール部32からの切換信号に基づいて、NTSC映像信号およびパソコン映像信号を画面単位で選択することにより、希望する合成画面信号を表示装置33に出力する。なお、表示装置33には、表示装置コントロール部34からタイミング信号およびPDP用同期信号選択部23からのクロックPDP-CLKが入力される。

【0056】上記実施の形態では、同期信号の周期、解像度および信号形態が互いに異なるパソコン映像信号とNTSC映像信号とを合成してマルチ画面表示を行う例について説明したが、同期信号の周期および信号形態が互いに異なる複数の映像信号を合成してマルチ画面表示する場合、同期信号の周期が互いに異なる複数の映像信号を合成してマルチ画面表示する場合にも、この発明を適用することが可能である。

【0057】また、上記実施の形態では、2種類の映像信号を合成するために2系統の映像信号処理部を備えた装置について説明したが、3種類以上の映像信号を合成する場合にも、この発明を適用することが可能である。N種類の映像信号を合成する場合には、N系統の映像信号処理部を設けることになる。

【0058】

【発明の効果】この発明によれば、同期信号の周期、解像度および信号形態のうち少なくとも1つが異なる複数の種類の映像信号を合成して、表示装置にマルチ画面表示を行うことができるようになる。

【図面の簡単な説明】

【図1】本発明の実施の形態を示すブロック図である。

【図2】表示画面例を示す模式図である。

【図3】ピクチャーインピクチャーの画面面に対応する映像データのデータ配置を示すタイムチャートである。

【図4】フレームメモリのアドレスと表示画面位置の関係を示したものである。

【図5】従来装置の構成を示すブロック図である。

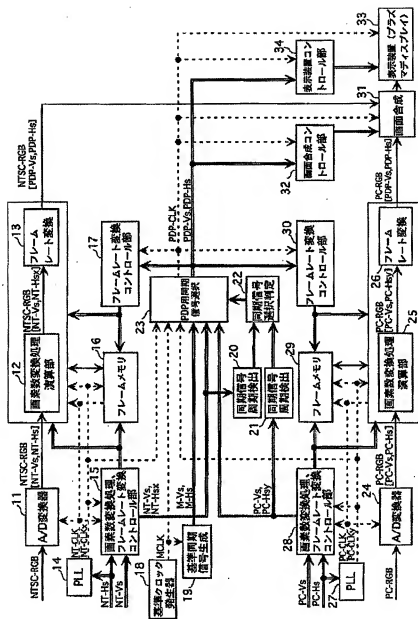
【図6】表示画面例を示す模式図である。

【図7】ピクチャーインピクチャーの画面面に対応する映像データのデータ配置を示すタイムチャートである。

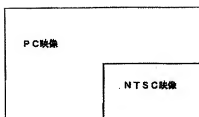
【符号の説明】

- 1、25 画素数変換処理演算部
- 13、26 フレームレート変換部
- 15、28 画素数変換処理、フレームレート変換コントロール部
- 16、29 フレームメモリ
- 17、30 フレームレート変換コントロール部
- 22 同期信号選択判定部
- 23 PDP用同期信号選択部

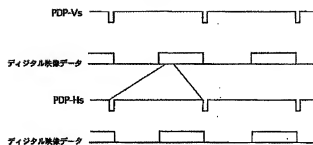
【図1】



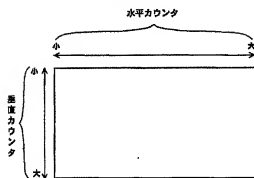
【図2】



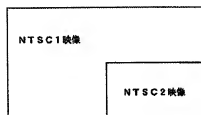
【図3】



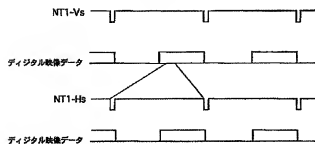
【図4】



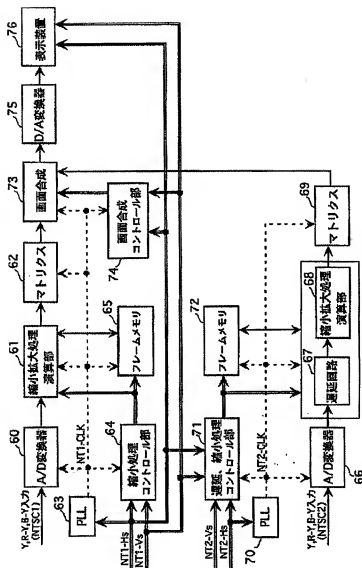
【図6】



【図7】



【図5】



フロントページの続き

(51)Int. Cl.¹
H04N 5/66

識別記号

FI
G09G 3/287-マ-ド (参考)
Z

Fターム(参考) 5C025 BA27 BA28 CA06
5C058 BA21 BA24 BB04 BB13
5C080 AA05 BB05 CC03 DD21 DD30
EE14 EE32 GG02 GG08 GG13
GG14 GG15 GG17 KK02 KK43
5C082 AA01 AA02 BA14 BA20 BA27
BA34 BA35 BA36 BB22 BB26
BB46 BC16 CA55 CA84 DA01
DA64 DA65 DA76 EA14 MM05
MM06